

**Misák Sándor**

**ATMEL ATMEGA  
MIKROVEZÉRLŐ-CSALÁD**

**Nanoelektronikai és  
Nanotechnológiai Részleg**

**DE TTK**

v.0.1 (2007.02.13.)

# ATMEL ATMEGA MIKROVEZÉRLŐ-CSALÁD

---

## **1. előadás**

- 1. Általános ismeretek.**
- 2. Sajátos tulajdonságok.**
- 3. A processzor jellemzői.**
- 4. A beviteli/kiviteli rendszer jellemzői.**
- 5. Perifériai eszközök.**
- 6. A processzormag architektúrája.**

# ÁLTALÁNOS ISMERETEK

---

- **8 bites AVR** mikrovezérlő beágyazott rendszerekhez;
- **Alacsony-teljesítményű CMOS-technológia;**
- **Tökélesített RISC-architektúra;**
- **Magas gyorsaság/energiafelvétel arány;**
- **A MEGA-család az AVR mikrovezérlők között (Atmega, Classic, Tiny) a legfejlettebb.**

## SAJÁTOS TULAJDONSÁGOK

---

- **8÷128 kB-os flash-memória** programtároláshoz (a törlés/írás ciklusok száma  $\geq 1000$ );
- **1÷4 kB-os operatív tár** (statikus RAM);
- **512 B ÷ 4 kB-os EEPROM-memória** adattároláshoz (a törlés/írás ciklusok száma  $\geq 100000$ );
- a program/adatmemória **olvasási/módosítási védelmének** lehetősége;
- programozási lehetőség közvetlenül a rendszerben **soros SPI** és **JTAG** interfészen keresztül;

## SAJÁTOS TULAJDONSÁGOK

---

- **önprogramozás lehetősége;**
- **IEEE 1149.1 (JTAG = Joint Test Action Group) szabványú, rendszerbelüli programhiba-keresés lehetősége;**
- **különböző szinkronizáció-módszerek:**  
beépített **RC**-generátor belső vagy külső időállandó-beállító **RC**-taggal vagy külső rezonátorral (**piezokeramikus** vagy **kvarc**); külső szinkronizálási jel;

## SAJÁTOS TULAJDONSÁGOK

---

- néhány alacsony energiafelhasználási üzemmód megléte;
- tápfeszültség-csökkenés detektor megléte (**BOD** = **b**rown-**o**ut **d**etector);
- programon belüli orajel-generátor frekvenciacsökkentésének lehetősége.

# A PROCESSZOR JELLEMZŐI

---

- **teljesen statikus architektúra; a minimális órajel-frekvencia 0 Hz;**
- **az ALU közvetlenül az általános célú regiszterekhez (regiszter) csatlakozik;**
- **az utasítások többsége egy gépi ciklus alatt hajtódik végre;**
- **többszintű megszakítási rendszer; megszakítási sor kiszolgálás támogatása;**

## A PROCESSZOR JELLEMZŐI

---

- A **MEGA-család** az **AVR** mikrovezérlők között (**Atmega, Classic, Tiny**) maximális **megszakításforrás-számmal** ( $\leq 27$  forrás, közülük akár **8** külső forrás) rendelkezik;
- a család összes modellje rendelkezik **programveremmel** (**stack**);
- **Hardveres szorzó** (**frekvencianövelés/ csökkenés**) megléte.



## A BEVITELI/KIVITELI RENDSZER JELLEMZŐI

---

- a beviteli/kiviteli portok **programozott konfigurálása és kiválasztása;**
- a kivezetések egymástól függetlenül **bevitelre, ill. kivitelre programozhatók;**
- **Schmitt-triggeres bemeneti puffer az összes kivezetésen;**
- az összes bemenetre **belső felhúzó ellenállás (az ellenállások értékei 35÷120 k $\Omega$  között vannak) csatolható.**

# Perifériai eszközök

---

- **8-bites időzítők (timer) / számlálók (counter) (T0, T2 timer)**. Néhány modellben ezek az időzítők/számlálók működtethetők **valós-idejű óraként (aszinkron üzemmódban)**;
- **16-bites időzítők/számlálók (T1, T3 timer)**;
- **őridőzítő (WDT = watchdog timer)**;

# Perifériai eszközök

---

- **8-bites impulzusszélességet moduláló (PWM = Pulse Width Modulation) jelgenerátor (a 8-bites T0, T2 időzítő/számláló egyik üzemmódja);**
- **egy-, két-, háromcsatornás, vezérelhető bitszélességű PWM jelgenerátor (a 16-bites T1, T3 időzítő/számláló egyik üzemmódja). A PWM-jel felbontása modelltől függően 8÷10, ill. 1÷16 bit;**
- **analóg komparátor;**

# Perifériai eszközök

---

- **Többcsatornás 10-bites, nem-szimmetrikus, ill. differenciális bemenetű, analóg-digitális átalakító (ADC = Analog Digital Converter);**
- **teljes duplex univerzális aszinkron vevő/adó (UART = Universal Asynchronous Receiver/Transmitter);**
- **teljes duplex univerzális szinkron/aszinkron vevő/adó (USART = Universal Synchronous/Asynchronous Receiver/Transmitter);**

# Perifériai eszközök

---

- **soros szinkron SPI** interfész;
- **soros kétvezetékes TWI (Two-wire Serial Interface)** interfész (**I<sup>2</sup>C** interfész analógja).

# A PROCESSZORMAG ARCHITEKTÚRÁJA

---

- **tökélesített RISC-architektúra;**
- **az ALU közvetlenül 32 általános célú regiszterekhez csatlakozik, melyek egy regiszterfájlt alkotnak. Ezért az ALU képes egy gépi ciklus alatt egy művelet elvégzésére (a regiszterek tartalmának kiolvasása, a művelet végrehajtása, az eredmény visszairása a regiszterfájlba);**

# A PROCESSZORMAG ARCHITEKTÚRÁJA

---

- gyakorlatilag az **összes utasítás egyetlen programmemória cellát foglal el** (kivéve azokat az utasításokat, melyekben az egyik operandus egy **16**-bites cím).
- **Harvard-architektúra megvalósítása** (**külön adat- és programmemória, a hozzáférés saját sínrendszeren keresztül történik**).
- a memória ilyen fajta szervezése **egyidejű hozzáférést biztosít mind az adat-, mind a programmemóriához**.

# A PROCESSZORMAG ARCHITEKTÚRÁJA

---

- a memória-hozzáférési sínek elosztása megengedi a különböző memóriatípus elérését különböző szélességű síneken, ezenkívül a címzési és az elérési eljárások ezeknél ugyancsak különbözhetnek.
- a csővonal-technika alkalmazása. Az aktuális utasítás végrehajtása közben egy másik utasítás lehívása, ill. egy harmadik dekódolása történik.



# A PROCESSZORMAG ARCHITEKTÚRÁJA

---

- mivel az **AVR** mikrokontrollerek **gépi ciklusának ideje az órajel-generátor egyetlen taktusát teszi ki**, ezért **alacsonyabb órajel frekvenciánál nagyobb teljesítményt biztosíthatnak**, mint más cégek által gyártott **RISC-architektúrájú** mikrovezérlők.

# Atmel ATMEGA128 MIKROVEZÉRLŐ FELÉPÍTÉSE

